

**ENHANCED INPUT/OUTPUT ARCHITECTURE FOR TOROIDALLY-  
CONNECTED DISTRIBUTED-MEMORY PARALLEL COMPUTERS**

Publication number: JP3500585 (T)

Publication date: 1991-02-07

Inventor(s):

Applicant(s):

Classification:

- International: G06F15/16; G06F15/167; G06F15/173; G06F15/80;  
G06F15/16; G06F15/76; (IPC1-7): G06F15/16; G06F15/80

- European: G06F15/173D2; G06F15/80; G06F15/80A2

Application number: JP19880508682 19880929

Priority number(s): US19870105836 19871008

Also published as:

WO8903564 (A1)

US4942517 (A)

EP0334943 (A1)

EP0334943 (B1)

Abstract not available for JP 3500585 (T)

.....  
Data supplied from the *espacenet* database — Worldwide

# Enhanced input/output architecture for toroidally-connected distributed-memory parallel computers

Publication number: US4942517 (A)

Publication date: 1990-07-17

Inventor(s): COK RONALD S [US] +

Applicant(s): EASTMAN KODAK CO [US] +

Classification:

- International: G06F15/16; G06F15/167; G06F15/173; G06F15/80; G06F15/16; G06F15/76; (IPC1-7): G06F15/16

- European: G06F15/173D2; G06F15/80; G06F15/80A2

Application number: US19870105836 19871008

Priority number(s): US19870105836 19871008

Also published as:

WO8903564 (A1)

JP3500585 (T)

EP0334943 (A1)

EP0334943 (B1)

Cited documents:

US3984819 (A)

US4381542 (A)

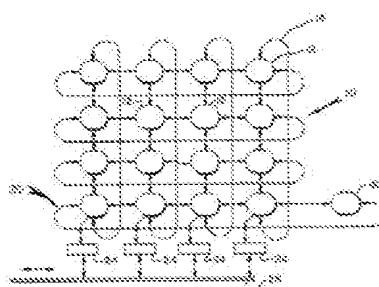
US4426679 (A)

US4456956 (A)

US4484263 (A)

## Abstract of US 4942517 (A)

A toroidally-connected distributed-memory parallel computer having rows of processors, with each processor having an independent memory. The computer includes at least one common I/O channel adapted to be connected to a single row of processors by buffering mechanisms. Each buffering mechanism is associated with one processor of the single row of processors.



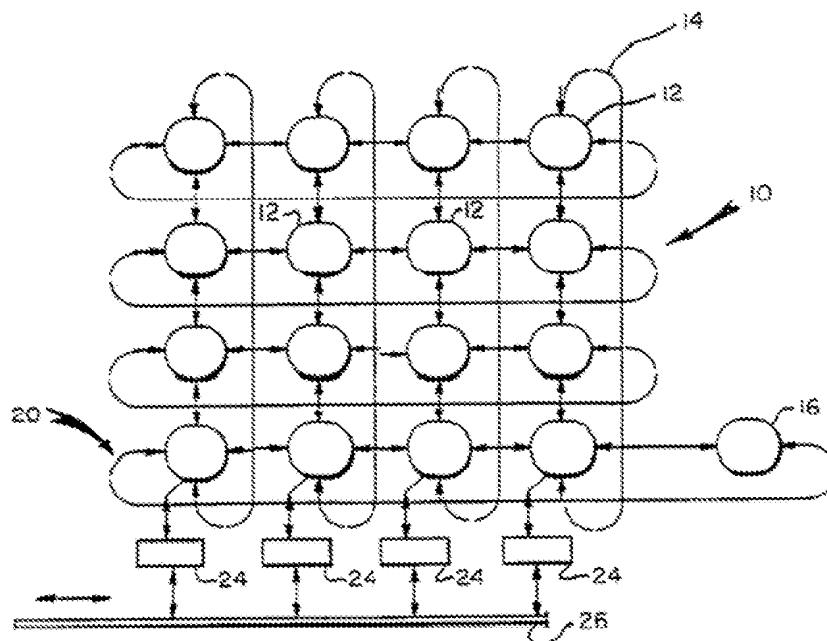
.....  
Data supplied from the *espacenet* database — Worldwide



## INTERNATIONAL APPLICATION PUBLISHED UNDER THE PATENT COOPERATION TREATY (PCT)

(51) International Patent Classification <sup>4</sup> : <b>G06F 15/06, 15/16</b>	<b>A1</b>	(11) International Publication Number: <b>WO 89/ 03564</b> (43) International Publication Date: <b>20 April 1989 (20.04.89)</b>
<p>(21) International Application Number: <b>PCT/US88/03340</b></p> <p>(22) International Filing Date: <b>29 September 1988 (29.09.88)</b></p> <p>(31) Priority Application Number: <b>105,836</b></p> <p>(32) Priority Date: <b>8 October 1987 (08.10.87)</b></p> <p>(33) Priority Country: <b>US</b></p> <p>(71) Applicant: <b>EASTMAN KODAK COMPANY [US/US];</b> 343 State Street, Rochester, NY 14650 (US).</p> <p>(72) Inventor: <b>COK, Ronald, Steven ; 100 LeGran Road,</b> Rochester, NY 14617 (US).</p> <p>(74) Agent: <b>OWENS, Raymond, L.; 343 State Street, Ro-</b> chester, NY 14650 (US).</p> <p>(81) Designated States: <b>DE (European patent), FR (Euro-</b> pean patent), <b>GB (European patent), JP.</b></p>		<p><b>Published</b> <i>With international search report.</i> <i>Before the expiration of the time limit for amending the</i> <i>claims and to be republished in the event of the receipt</i> <i>of amendments.</i></p>

(54) Title: **ENHANCED INPUT/OUTPUT ARCHITECTURE FOR TOROIDALLY-CONNECTED DISTRIBUTED-MEMORY PARALLEL COMPUTERS**



## (57) Abstract

A toroidally-connected distributed-memory parallel computer having rows of processors (12), with each processor having an independent memory. The computer includes at least one common I/O channel (26) adapted to be connected to a single row of processors (20) by buffering (24) mechanisms. Each buffering mechanism is associated with one processor of the single row of processors.

◎日本国特許庁(JP)

◎特許出願公表

◎公表特許公報(A)

平3-500585

◎公表 平成3年(1991)2月7日

◎Int. CL<sup>\*</sup>G 06 F 15/16  
15/60

識別記号

3 9 6 T

件内整理番号

8065-5B  
7036-5B審 査 請 求 未請求  
予備審査請求 未請求

部門(区分) 6(3)

(全 3 頁)

◎発明の名称 トロイダル線結された分布記憶装置並列計算機のための増強された入出力アーキテクチャ

◎特 続 昭63-500582

◎国際文提出日 平1(1989)6月5日

◎出 願 昭63(1988)9月29日

◎国 際 出 願 PCT/US88/03340

◎国際公開番号 WO88/02564

◎国際公開日 平1(1989)4月20日

優先権主張 ◎1987年10月4日独米国(US)特105,228

◎発 明 者 コブク、ロナルド・スナイプ アメリカ合衆国ニューヨーク州14617、ロチェスター市 レグラ  
ン・ロード 100◎出 願 人 イーストマン・コダック・カン アメリカ合衆国ニューヨーク州14650、ロチェスター市 スター  
バニー ト・ストリート 245

◎代 理 人 弁理士 湯浅 恭三 外4名

◎特 定 国 DE(広域特許), FR(広域特許), GB(広域特許), JP

## 摘 要 の 要 約

の1/0行から記憶装置のデータを受益して該データを並列出力  
力として送出する請求項2記載の計算機。1. 各々が独立した記憶装置を有する記憶装置の行を備えたト  
ロイダル線結された分布記憶装置並列計算機において、

a) 少なくとも一つの共通1/0チャンネルと、

b) 前記共通の1/0チャンネルに接続されるようになされ  
た記憶装置装置(1/0)の行と、c) 各々が前記1/0行の特定の記憶装置と関連した複数の  
バッファ機構であって、各バッファ機構が、1/0行の特定の  
行の1/0処理装置がそのバッファ機構を、1/0チャンネル  
によるバッファ機構へのアクセスとは無関係に与つた配1/  
0行における他の記憶装置のバッファ機構へのアクセスとは無  
関係に、アクセスすることができるよう、1/0チャンネル  
に記憶装置を接続するようになされ、もってデータ分布が有効  
に実装化される複数のバッファ機構と、  
を具備することを特徴とする計算機。2. 各々が異なる1/0行をアクセスする二つの1/0チャ  
ネルと、各1/0チャンネル及びその特定の1/0行とに、關  
連する複数のバッファ機構とを有する請求項1記載の計算機。3. 各バッファ機構が二重ポート記憶装置を含む請求項1記載  
の計算機。4. 各バッファ機構がキッチ型に715のバッファを含む請求  
項1記載の計算機。5. 第1の1/0チャンネルが入力データを並列に受益して該  
データをその1/0行に供給し、第2の1/0チャンネルがそ

# 要 約

## トロイダル接続された分布記憶型並列計算機 のための拡張された入出力アーキテクチャ

### 藤原 浩一

この説明はトロイダル接続された分布記憶型並列計算機の入出力能力及び効率の向上に関する。

### 要 約

計算のための異なる処理能力を達成しようとする際、多くの計算機設計者は並列処理に向っている。しかしながら、並列処理を採用した種々の計算機アーキテクチャがある。

並列処理計算機は二つの一般的な形式、即ち共有記憶型並列計算機と分散記憶型並列計算機とに分けられる。共有記憶型並列計算機は同じ記憶装置にアクセスすることのできる多数の処理装置を含む。典型的に、分散記憶型並列計算機は個々の独立した記憶装置を備えた処理装置を備えている。分散記憶型並列計算機の過渡は、通信相対距離によって行われる。このため、明確には分散記憶型並列計算機に、更に詳細には、トロイダル接続された計算機に関する。

トロイダル接続された分布記憶型並列計算機の性能は、個々の因子、即ち、計算機の総記憶容量、計算機における処理装置の数、および個々の因子によって決定される処理装置間の通信、及びデータを計算機に又は計算機から移動し得る速度、に

と関係する。この方法は分散記憶型に似ているが、チップ費用 (chip cost) 及び回路接続の点からみると、比較的簡易である (ナポレオン戦争時第4、5、6号「並列計算機」、及びケンブリッジ・マシニング誌「コネクション・マシニング」、インテル・サイエンス・フィク・コンピュータ社製「ハイパキューブ」及びエヌキューブ (N cube) 型「エヌキューブ (N cube)」/10) の市販製品を参照のこと)。更に、1/Oチャンネルにフィードする速度は別の問題を考える。

時間取り上げられる代替的方法は、一つの処理装置とある1/Oを行い、並列処理装置の相互接続を用いてデータを逐次分布させることである。この方法は安価ではあるが、接続の制約を受ける。

これらの一般的な方法は、多数のデータ経路は許光との1/Oを持つことができない。これにより、他の計算機及びデータ記憶又は発生装置と共有するときの有用性が制限される。これらの方法のいずれもがパイプライン型及び分布型並列処理の両方に対して同時に有効ではあり得ない。これらの方法のいずれも、フレキシブルな1/O速度を提供することができない。並列システムの主要な利点の一つはその拡張のフレキシビリティ (計算装置の増設のために記憶装置を追加すること) であるので、1/O性能及びハードウェアを同じようにスケール (scale) することは重要である。

この技術の目的は、上述の制限を除去するトロイダル接続された分布記憶型並列計算機のための一様なアーキテクチャを提供することである。

## 特 許 3-509535(2)

よって制限される。上述の並列計算機においては、記憶装置の配置及びその記憶容量を存在するような要求にも適合させるように容易に拡張することができる。最初の二つの因子は、比較的簡易ではない。前者の因子即ち記憶装置間の通信は、拡張型集中型研究の主題である (リン及びサルドバン「M<sup>2</sup> マシニング」; 第6マシニング・アークテクチャ) 並列処理に関する第1回国際会議第2巻、395ページ、並びにカーソン「グローバル・マシニング」を著したマシニング: 並列計算のためのフレキシブルな高速接続」第2巻第2号に関する第1回国際会議第2巻第2号、395ページを参照のこと)。

大量のデータ集合の利用 (例えば、イメージ処理又はデータベース検索など) に対しては、入出力 (I/O) 条件も並列計算機の総合入出力を制限する重要な因子に十分なる。この問題については「トロイダル」は「マシニング」を含むものと理解される。

しばしば使用される二つの一般的な並列処理モード即ち分布型とパイプライン型とがある。分布型処理はどの処理装置もデータの異なる部分集合に対して同じ動作を行うことを必要とする。パイプライン処理はどの処理装置も同じ集合のデータに対して異なる動作を行うことを必要とする。トロイダル接続された計算機は両モードで動作するのに向いているが、問題もある。

適切な1/Oの提供を試みれば、一般に各処理装置のノードは1/Oチャンネルを設けること、及び制御は順次1/Oチャンネルを介して種々の処理装置への書き込みを行わせるこ

## 発 明 の 概 要

この目的は、各々が独立した記憶装置を有する複数行の処理装置を備えたトロイダル接続された分布記憶型並列計算機において、

- a) 少なくとも一つの共通1/Oチャンネルと、
- b) 前記共通1/Oチャンネルに接続されるようになされた各行の処理装置 (1/O) と、
- c) 各々が前記の1/O行の特定の処理装置と関連した複数のバッファ機構であって、各バッファ機構が、1/O行の特定の装置の1/O処理装置が、1/Oチャンネルによるバッファ機構へのアクセスとは別開路は、且つ、前記の1/O行における他の処理装置のバッファ機構へのアクセスとは別開路に、そのバッファ機構にアクセスすることができるように、1/Oチャンネルを処理装置に接続するようになされ、データ分布が容易に容易な複数のバッファ機構と、を含む装置によって達成される。

マシニング又はトロイダルはそのトポロジ的構造 (topological structural) を提供することなく大きな変入又は回転させることができるので、一つの行の処理装置への書き込みは一行の処理装置への書き込みと異なることができる。

## 図面の簡単な説明

第1図は、一つの行に導入された制御記憶装置を有する従来の並列のトロイダル接続された計算機を示す。

第2図は、1/Oチャンネルを持つ入出力 (I/O) 行と一つの1/Oバッファ機構が1/O行における各処理装置と

## 特許第3-590865(3)

関連している関連の1/0バッファ機構を用いたこの発明に係るトロイダル接続された分岐伝送線型並列計算機を示す。

第3図は、相対的1/0チャンネルに接続された二つの1/0処理装置の行を含むこの発明に係るトロイダル接続された計算機を示す。

第4図は、この発明に従って使用され、通常の記憶、仲裁及び記憶方法を使用する1/0バッファ機構を示す。

第5図は、この発明に従って使用され、通常の二重ポート記憶装置を使用する際の1/0バッファ機構を示す。

第6図は、ハンドシェイク制御論理部と共に先入れ先出し(FIFO)バッファの前方両端ラッチを用いて、処理装置に連続的にデータ1/0ポートを接続するようになされた第2例の1/0バッファ機構を示す。

第7図は、通常の母線として実装された1/0チャンネルの一つの1/0行が接続されている。第3図に類似したこの発明の一面図例を示す。

第8図は、1/0行が逐次並列入力に接続され、別の1/0行が逐次並列出力に接続された、並列処理装置を有するこの発明の一実施例を示す。

#### 発明を達成するための形態

この発明は、トロイダル接続された並列計算機で実装された入出力動作を行うためのアーキテクチャに關する。

第1図は通信チャンネルと相互接続された多くの処理装置12、及び一つの行に挿入されたノード制御部16を備えた従来の並列の配列10を示している。各処理装置12は独立した記憶装置を

持っている。ノード制御部16はトロイダル記憶装置の閉じた面へのエントリ・ポイントとして動く。記憶の記憶の行を1/0行として送受し得る。これらの行の数は、意図される特定の用途に依存する。

第2図は、この発明に従って接続された特定の1/0行を示している。この処理装置の行20は1/0チャンネル22から直接にアクセスされる。1/0チャンネルは、大量のデータを迅速に転送し得る経路の経路である。典型的には、1/0チャンネルは第4図及び第5図に示された標準計算機装置又は並列1/0ポートである。1/0行は、記憶装置を用いたバッファ機構に直接に接続されている。各バッファ機構は、1/0チャンネルがバッファの近傍の一つと距離で独立に動作することができるよう、記憶・制御装置を提供する。

任意の特定の処理装置は、入出力サイクル又は出力サイクルを完了するためにその装置のバッファ機構と通信する。任意の処理装置は、他のバッファ機構との1/0チャンネル又は処理装置の移動とは無関係にその関連するバッファにアクセスすることがある必要がある。関連の処理装置の態には、1/0チャンネルだけがバッファへアクセスでき、他の処理装置はそれ自身のバッファとのみ通信することができる。1/0チャンネル及び処理装置は同時に一つのバッファと通信しようとすることがあるので、それらの通信を調整するための装置が設けられなければならない。1/0チャンネル又は処理装置をバッファの主(master of the buffer)は決定することができる。従って適切な仲裁機構を備えなければならない。処理装置の一つの

データ集合を記憶している際に1/0チャンネルが別のデータ集合を記憶することが可能なバッファが大部分に作られていれば、それも又可能であり得る。

任意の特定の用途に於ける1/0チャンネルと各チャンネルにおける記憶装置との関係は設計上の考慮事項である。第3図は、二つの行が1/0に於て使用されている形態を示している。複数の行を同じ1/0チャンネルに接続することも又可能である。

第4図に於けると、仲裁・制御回路14及び記憶装置24を備えた機構22が示されている。この機構は記憶装置12又はチャンネル22から記憶装置24へのアクセスを可能にする。このような機構24はすでに知られており、記憶装置24のための標準ランダム・アクセス記憶装置(RAM)である。また、仲裁・制御回路22を実装する標準回路表示ノード及びデータ送出し/受込み信号と共に互換よく用いられている。記憶装置は図3の記述be master)であって、記憶装置への情報の読み出し、書き込みをする。例えば、1/0チャンネル22が記憶装置24と通信することを望むときには、1/0チャンネルは必ず記憶装置に要求の信号を送る。そこで記憶装置は記憶装置24との通信を承認し、1/0チャンネルにアクセスが許可を送り返す。

第5図において、二重ポート記憶装置24は二重バッファ記憶装置(double-buffered memory)を提供する。二重バッファ記憶装置は、その二つの状態の操作(この状態には1/0チャンネル及び処理装置)が同時に独立にアクセスすることのできる記憶装置である。これにより、第6図に示されたような特別

の仲裁・制御回路の必要性をなくする。

第7図には、以下のように一時的に動作するラッチ/FIFOメモリバッファ22を含む別の機構24が示されている。データ転送の方向に於ては記憶装置又はポートによりデータがバッファ22に与えられる。FIFO(先入れ先出しバッファ)はデータ制御回路信号の受信時にデータをバッファへ送込む。データ制御信号の受信時に、FIFOはデータを渡す。ポート及び記憶装置は(上述のハンドシェイクの信号を用いて)直接通信することが可能けれども、バッファが媒体になることで、FIFOは記憶装置又はポートが短時間の間隔でデータを渡すことを可能にする。

この発明を構成する種々の要素は、モジュール状に配列し、併用又はパイプライン型の動作を考へるように関連させることができる。例えば、単一の制御回路を用いて、記憶装置の行及びそのバッファ・制御機構24を制御する関連のチャンネルを備えた1/0行を提供することができる。記憶装置を制御の制御回路線上に設けることもできる。第7図では、并列制御がモードが実装されている。第8図においては、種々の要素は、分岐型及びパイプライン型の両モードにおいて使用される構成を考へるように関連される。この観点においては、二つの別個の1/0チャンネル制御機構が使用される。任意の1/0ポートを物理上に配列し、記憶装置配列の一つの行として相互接続することができる。配列の任意の行は一つの1/0ポートに関連のチャンネルを有することができる。

第7図には、計算機に結合された特殊形のチャンネル22

が示されている。表示装置32と計算装置30は接続されている。この装置は、分析装置及びパイプライン型の処理モードに接続され、良好に作動した。両国アリストルのインテス社によって製造される「インテス・トランスビュータ (Intec Transducer)」が処理装置として接続された。制御ノードも同じトランスビュータであった。线路24はダイナミック・ランダム・アクセス記憶装置であった。1/0チャンネル36は入力装置38と接続された。使用されたキースト計算機は「サン18us」ワークステーションであった。すなわち、記憶装置/許可、読出し/書き込み、データ利用可能/要求及びアプリケーションは等しい装置された。制御プロトコルによって通常の方式で運転された。

各記憶装置と関連した異なる記憶装置をそれぞれ持つ三つの種類の記憶装置が実装された。更に、これらの記憶装置の一つは、第2図に示すように四つの処理装置を備えた1/0行を実装した。これらの記憶装置は上記のように相互接続され、トロイダル配列におけるデータの行長及び列長を持った4個の処理装置から6個の処理装置に及ぶ偶々の大きさの計算機を提供する。これらの計算機は、大量のデータ集合を処理する間、処理装置密度に対する最大な過剰上の余裕に達することなく、ワークステーション・ホスト (workstation host) の性能の70倍の性能を示した。

この説明を併せて、記憶装置配列の1/0構造を容易に実装することができる。パイプライン型の処理に対しては、第3図に示されたように、一つの行における一つの1/0チャンネルはデータ入力として機能し、別の1/0チャンネルはデータ

特表平3-590525(4)

出力として機能することができる。そこで、データは比較で処理されて得られる。より高速又はより低速のデータ・スループットが要求される場合には、配列（及び関連の1/0行）は、記憶装置の数一定に保ちながら、より広く又はより狭くされる。その代りに、処理密度が変わる。1/0のスループット速度が一定に保たれる場合には、配列は処理装置の数1/0行 (rows = 1/0 rows) を表示し又は追加することによって、より高く又はより狭くすることができる。記憶装置を追加又は削除により、処理速度が変わるが、1/0ハードウェアは追加されない。これは、計算能力及び1/0スループットの両方に対して費用効率がよくフレキシブルな性能を与える。

上述のように、第3図は分析装置に対して同様に十分に使用される。異なる1/0チャンネルをデータ読及び/又は行先として使用し得る。

複数の1/0チャンネルを持つことにより、列並列能力が提供される。記憶装置配列全体はスイッチング回路網として動作することができる。データソース1/0チャンネルから読み込んで別の1/0チャンネルへ送ることができる。

#### 図 2

この説明は、トロイダル接続された分析記憶装置列計算機のための改変された1/0性能を提供する。この説明は、記憶装置と1/0ハードウェアとの要件の間に費用効率よく両方を持って、多命令・多データ (MIMD) 並列処理装置の真実的且つフレキシブルな表現を示す。この説明は記憶装置配列を使用する。配列をより広く又はより狭くして、より多くの又はよ

う少ない処理装置が1/0行上のデータを受け入れるようにする（バックアップハードウェアはこの密度に適合することができる）ことにより、データ密度を低減することができる。単純なトラス又はメッシュは、少なくとも一つの行又は列が各1/0行路に対してするようにして、複数の行又は列を用いることによって、経路の数のデータ1/0経路を持つことができる。上の考慮は、幾々の必要性をパイプライン型及び分布型の処理に対する大きな1/0の要件に合致させる際には、大きなプレゼンシビリティを有する。共通の行と関連したバックアップも、幾々の応用の要件を満たすために1/0行を拡張又は追加することによって大きさを増大させることができるデータ記憶装置のためのローカル・キャッシュ (local cache) として接続することができる。行に対して高速インターフェースを設けることによって、個々の記憶装置及びその相互接続部を比較的低速、低組立の安価にすることができる。

更に、複数の1/0チャンネルが使用される場合には、記憶装置配列は単純なスイッチング回路網として動作することができる。

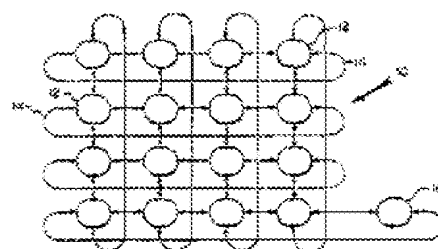


FIG. 1  
(従来の例)

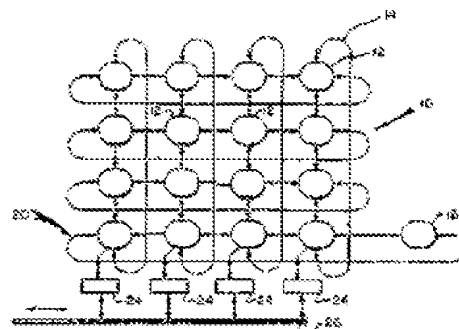


FIG. 2

図 3-50055 (西)

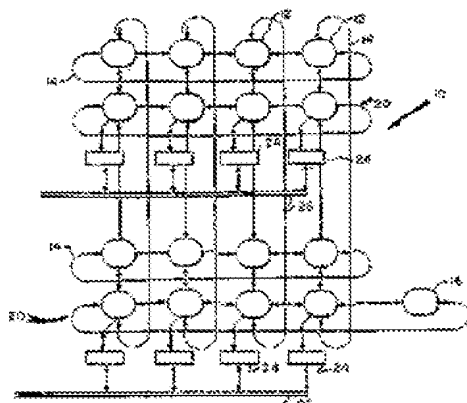


FIG. 3

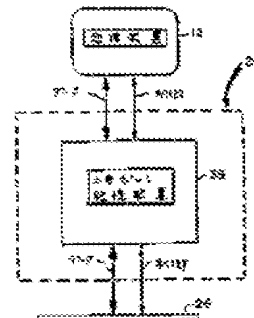


FIG. 5

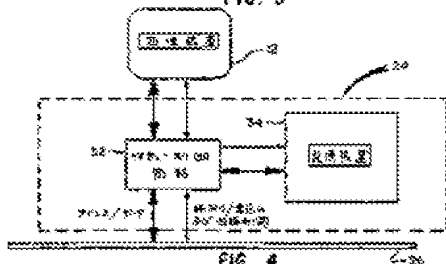


FIG. 4

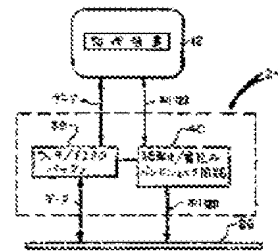


FIG. 6

図 3-50056 (西)

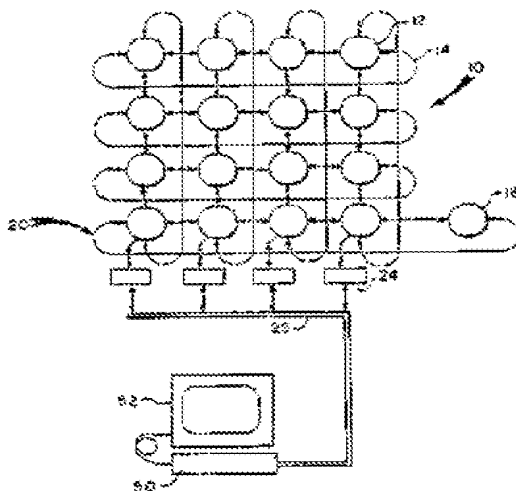


FIG. 7

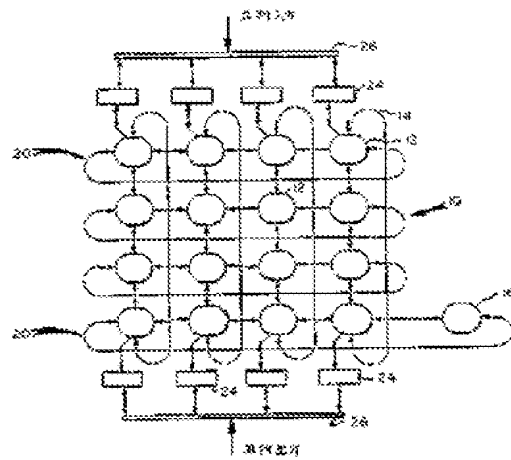


FIG. 8



特表平成-506525(B)

1. <u>SECRET</u> 2. <u>CONFIDENTIAL</u> 3. <u>TOP SECRET</u> 4. <u>SECRET</u> 5. <u>CONFIDENTIAL</u> 6. <u>TOP SECRET</u> 7. <u>SECRET</u> 8. <u>CONFIDENTIAL</u> 9. <u>TOP SECRET</u> 10. <u>SECRET</u> 11. <u>CONFIDENTIAL</u> 12. <u>TOP SECRET</u> 13. <u>SECRET</u> 14. <u>CONFIDENTIAL</u> 15. <u>TOP SECRET</u> 16. <u>SECRET</u> 17. <u>CONFIDENTIAL</u> 18. <u>TOP SECRET</u> 19. <u>SECRET</u> 20. <u>CONFIDENTIAL</u> 21. <u>TOP SECRET</u> 22. <u>SECRET</u> 23. <u>CONFIDENTIAL</u> 24. <u>TOP SECRET</u> 25. <u>SECRET</u> 26. <u>CONFIDENTIAL</u> 27. <u>TOP SECRET</u> 28. <u>SECRET</u> 29. <u>CONFIDENTIAL</u> 30. <u>TOP SECRET</u> 31. <u>SECRET</u> 32. <u>CONFIDENTIAL</u> 33. <u>TOP SECRET</u> 34. <u>SECRET</u> 35. <u>CONFIDENTIAL</u> 36. <u>TOP SECRET</u> 37. <u>SECRET</u> 38. <u>CONFIDENTIAL</u> 39. <u>TOP SECRET</u> 40. <u>SECRET</u> 41. <u>CONFIDENTIAL</u> 42. <u>TOP SECRET</u> 43. <u>SECRET</u> 44. <u>CONFIDENTIAL</u> 45. <u>TOP SECRET</u> 46. <u>SECRET</u> 47. <u>CONFIDENTIAL</u> 48. <u>TOP SECRET</u> 49. <u>SECRET</u> 50. <u>CONFIDENTIAL</u> 51. <u>TOP SECRET</u> 52. <u>SECRET</u> 53. <u>CONFIDENTIAL</u> 54. <u>TOP SECRET</u> 55. <u>SECRET</u> 56. <u>CONFIDENTIAL</u> 57. <u>TOP SECRET</u> 58. <u>SECRET</u> 59. <u>CONFIDENTIAL</u> 60. <u>TOP SECRET</u> 61. <u>SECRET</u> 62. <u>CONFIDENTIAL</u> 63. <u>TOP SECRET</u> 64. <u>SECRET</u> 65. <u>CONFIDENTIAL</u> 66. <u>TOP SECRET</u> 67. <u>SECRET</u> 68. <u>CONFIDENTIAL</u> 69. <u>TOP SECRET</u> 70. <u>SECRET</u> 71. <u>CONFIDENTIAL</u> 72. <u>TOP SECRET</u> 73. <u>SECRET</u> 74. <u>CONFIDENTIAL</u> 75. <u>TOP SECRET</u> 76. <u>SECRET</u> 77. <u>CONFIDENTIAL</u> 78. <u>TOP SECRET</u> 79. <u>SECRET</u> 80. <u>CONFIDENTIAL</u> 81. <u>TOP SECRET</u> 82. <u>SECRET</u> 83. <u>CONFIDENTIAL</u> 84. <u>TOP SECRET</u> 85. <u>SECRET</u> 86. <u>CONFIDENTIAL</u> 87. <u>TOP SECRET</u> 88. <u>SECRET</u> 89. <u>CONFIDENTIAL</u> 90. <u>TOP SECRET</u> 91. <u>SECRET</u> 92. <u>CONFIDENTIAL</u> 93. <u>TOP SECRET</u> 94. <u>SECRET</u> 95. <u>CONFIDENTIAL</u> 96. <u>TOP SECRET</u> 97. <u>SECRET</u> 98. <u>CONFIDENTIAL</u> 99. <u>TOP SECRET</u> 100. <u>SECRET</u> 101. <u>CONFIDENTIAL</u> 102. <u>TOP SECRET</u> 103. <u>SECRET</u> 104. <u>CONFIDENTIAL</u> 105. <u>TOP SECRET</u> 106. <u>SECRET</u> 107. <u>CONFIDENTIAL</u> 108. <u>TOP SECRET</u> 109. <u>SECRET</u> 110. <u>CONFIDENTIAL</u> 111. <u>TOP SECRET</u> 112. <u>SECRET</u> 113. <u>CONFIDENTIAL</u> 114. <u>TOP SECRET</u> 115. <u>SECRET</u> 116. <u>CONFIDENTIAL</u> 117. <u>TOP SECRET</u> 118. <u>SECRET</u> 119. <u>CONFIDENTIAL</u> 120. <u>TOP SECRET</u> 121. <u>SECRET</u> 122. <u>CONFIDENTIAL</u> 123. <u>TOP SECRET</u> 124. <u>SECRET</u> 125. <u>CONFIDENTIAL</u> 126. <u>TOP SECRET</u> 127. <u>SECRET</u> 128. <u>CONFIDENTIAL</u> 129. <u>TOP SECRET</u> 130. <u>SECRET</u> 131. <u>CONFIDENTIAL</u> 132. <u>TOP SECRET</u> 133. <u>SECRET</u> 134. <u>CONFIDENTIAL</u> 135. <u>TOP SECRET</u> 136. <u>SECRET</u> 137. <u>CONFIDENTIAL</u> 138. <u>TOP SECRET</u> 139. <u>SECRET</u> 140. <u>CONFIDENTIAL</u> 141. <u>TOP SECRET</u> 142. <u>SECRET</u> 143. <u>CONFIDENTIAL</u> 144. <u>TOP SECRET</u> 145. <u>SECRET</u> 146. <u>CONFIDENTIAL</u> 147. <u>TOP SECRET</u> 148. <u>SECRET</u> 149. <u>CONFIDENTIAL</u> 150. <u>TOP SECRET</u> 151. <u>SECRET</u> 152. <u>CONFIDENTIAL</u> 153. <u>TOP SECRET</u> 154. <u>SECRET</u> 155. <u>CONFIDENTIAL</u> 156. <u>TOP SECRET</u> 157. <u>SECRET</u> 158. <u>CONFIDENTIAL</u> 159. <u>TOP SECRET</u> 160. <u>SECRET</u> 161. <u>CONFIDENTIAL</u> 162. <u>TOP SECRET</u> 163. <u>SECRET</u> 164. <u>CONFIDENTIAL</u> 165. <u>TOP SECRET</u> 166. <u>SECRET</u> 167. <u>CONFIDENTIAL</u> 168. <u>TOP SECRET</u> 169. <u>SECRET</u> 170. <u>CONFIDENTIAL</u> 171. <u>TOP SECRET</u> 172. <u>SECRET</u> 173. <u>CONFIDENTIAL</u> 174. <u>TOP SECRET</u> 175. <u>SECRET</u> 176. <u>CONFIDENTIAL</u> 177. <u>TOP SECRET</u> 178. <u>SECRET</u> 179. <u>CONFIDENTIAL</u> 180. <u>TOP SECRET</u> 181. <u>SECRET</u> 182. <u>CONFIDENTIAL</u> 183. <u>TOP SECRET</u> 184. <u>SECRET</u> 185. <u>CONFIDENTIAL</u> 186. <u>TOP SECRET</u> 187. <u>SECRET</u> 188. <u>CONFIDENTIAL</u> 189. <u>TOP SECRET</u> 190. <u>SECRET</u> 191. <u>CONFIDENTIAL</u> 192. <u>TOP SECRET</u> 193. <u>SECRET</u> 194. <u>CONFIDENTIAL</u> 195. <u>TOP SECRET</u> 196. <u>SECRET</u> 197. <u>CONFIDENTIAL</u> 198. <u>TOP SECRET</u> 199. <u>SECRET</u> 200. <u>CONFIDENTIAL</u> 201. <u>TOP SECRET</u> 202. <u>SECRET</u> 203. <u>CONFIDENTIAL</u> 204. <u>TOP SECRET</u> 205. <u>SECRET</u> 206. <u>CONFIDENTIAL</u> 207. <u>TOP SECRET</u> 208. <u>SECRET</u> 209. <u>CONFIDENTIAL</u> 210. <u>TOP SECRET</u> 211. <u>SECRET</u> 212. <u>CONFIDENTIAL</u> 213. <u>TOP SECRET</u> 214. <u>SECRET</u> 215. <u>CONFIDENTIAL</u> 216. <u>TOP SECRET</u> 217. <u>SECRET</u> 218. <u>CONFIDENTIAL</u> 219. <u>TOP SECRET</u> 220. <u>SECRET</u> 221. <u>CONFIDENTIAL</u> 222. <u>TOP SECRET</u> 223. <u>SECRET</u> 224. <u>CONFIDENTIAL</u> 225. <u>TOP SECRET</u> 226. <u>SECRET</u> 227. <u>CONFIDENTIAL</u> 228. <u>TOP SECRET</u> 229. <u>SECRET</u> 230. <u>CONFIDENTIAL</u> 231. <u>TOP SECRET</u> 232. <u>SECRET</u> 233. <u>CONFIDENTIAL</u> 234. <u>TOP SECRET</u> 235. <u>SECRET</u> 236. <u>CONFIDENTIAL</u> 237. <u>TOP SECRET</u> 238. <u>SECRET</u> 239. <u>CONFIDENTIAL</u> 240. <u>TOP SECRET</u> 241. <u>SECRET</u> 242. <u>CONFIDENTIAL</u> 243. <u>TOP SECRET</u> 244. <u>SECRET</u> 245. <u>CONFIDENTIAL</u> 246. <u>TOP SECRET</u> 247. <	
--	--

[illegible]

25 2512

1. The Commission is composed of the following members:

<u>Project Number</u> <u>(JPL or NASA report)</u>	<u>Prediction</u> <u>Year</u>	<u>Actual Value</u> <u>(NASA)</u>	<u>Reference</u> <u>Date</u>
WD-A-070856	SS-DK-S?	sg-A- E=4+ J=9+	65-0986 65-2004 67-0185
			24-GA-27 22-VI-51 23-VI-08